

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Косенок Сергей Михайлович  
Должность: ректор  
Дата подписания: 11.06.2026 10:49:51  
Уникальный программный ключ:  
e3a68f3eaa1e62674b54f4998099d3d6bfdcf836

**Оценочные материалы для текущего контроля и промежуточной аттестации по дисциплине  
Цифровая схемотехника**

Код, направление подготовки	27.03.04 <b>Управление в технических системах</b>
Направленность (профиль)	<b>Инженерия автоматизированных, информационных и робототехнических систем</b>
Форма обучения	Очная
Кафедра-разработчик	Автоматики и компьютерных систем
Выпускающая кафедра	Автоматики и компьютерных систем

### Примерный список тем курсового проекта

1. «Фазорасщепитель последовательности импульсов».
2. «Устройство избирательного учета автомашин пассажирского автопарка».
3. «Преобразователь двоичных чисел в длительность импульсов».
4. «Преобразователь двоичного кода в Грэй».
5. «Блок управления пуском и останом конвейерной линии».
6. «Задатчик временных интервалов».
7. «Модуль управления шаговым двигателем».
8. «Генератор сигналов в коде Джонсона».
9. «Блок контроля цифровой информации».
10. «Преобразователь семисегментного кода».
11. «Устройство распознавания почтового индекса».
12. «Устройство распознавания чисел, кратных пяти».
13. «Преобразователь двоичного кода».
14. «Управляемый генератор сигналов сложной формы».
15. «Устройство контроля работы конвейера».
16. «Модуль диагностики микросхем K155 КП7».
17. «Блок повышения верности передачи информации».
18. «Генератор сигналов в коде Джонсона».
19. «Автомат управления стоп-сигналами автомобиля».
20. «Декодирующее устройство кодов Хэмминга».

#### Пример задания:

*Тема: «Фазорасщепитель последовательности импульсов»*

*Задание:*

1. Разработать функциональную схему и проанализировать работу фазорасщепителя при помощи временных диаграмм.
2. Выбрать типы ИМС и построить принципиальную схему.
3. Выполнить расчеты временных соотношений и потребляемой мощности.

*Исходные данные:*

Фазорасщепитель служит для преобразования периодической последовательности прямоугольных однополярных импульсов в выходные последовательности, фазовый сдвиг между которыми пропорционален и зависит от количества фаз. Частота следования импульсов в выходных последовательностях одинакова и пропорциональна частоте импульсов входной последовательности. Сквасность импульсов выходных последовательностей должна быть постоянной, равной 0,5.

Количество фаз выходных последовательностей должно быть регулируемым и находиться в диапазоне от 3 до 12. Установка количества фаз осуществляется внешними сигналами, сформированными в виде двоичного кода, разряды которого поступают одновременно по 4 линиям, кратковременно и фиксируются специальным сигналом.

#### Типовые вопросы к экзамену:

Задание для показателя оценивания дескрипторов «Знает и Умеет»	Вид задания
<ol style="list-style-type: none"> <li>1. Алгебра логики. Законы алгебры логики. Правило Де Моргана.</li> <li>2. Понятие базиса. Минимальный базис: базис И-НЕ, ИЛИ-НЕ. Доказательство функциональной полноты.</li> <li>3. Канонические формы представления функций (ДНФ, СДНФ, КНФ, СКНФ), методы преобразования.</li> <li>4. Методы минимизации функций, их назначение: Метод Квайна. Метод карт Вейча. Синтез устройств по недоопределенным ФАЛ.</li> <li>5. Типы базовых логических элементов. Базовый логический</li> </ol>	теоретический

элемент ТТЛ, схема, принцип работы. Разновидности базового логического элемента ТТЛ: схемотехнические особенности, область применения, особенности коммутации.

6. ИМС. Параметры и свойства микросхем. Типы корпусов.

7. Логические элементы. Типы, функционирование. Нейтрализация «лишних» входов и компенсация дефицита входов.

8. Декодеры. Назначение, способы построения, принцип действия. ФАЛ декодера. Принципы реализации логических функций. Кодеры.

9. Мультиплексоры. Назначение, принципы действия. ФАЛ. Реализация логических функций на мультиплексорах. Увеличение порядка (мультиплексорные деревья). Демультимплексоры.

10. Сумматоры. Компараторы. Назначение, принципы действия. Нарращивание разрядности. ФАЛ.

11. Последовательностные логические устройства. Триггеры. Назначение, принципы действия, классификация.

12. Двухтактные триггеры. Обоснование необходимости двухтактности. Примеры. Статические и динамические триггеры.

13. Синтез цифровых автоматов (последовательностных устройств). Способы представления функционирования.

14. Регистры. Назначение, принципы построения, классификация. Преобразование параллельного кода в последовательный и наоборот. Делители, формирователи импульсов, фазорасщепители. Регистровые файлы.

15. Счетчики. Классификация. Способы формирования ускоренного переноса. Нарращивание разрядности. Методы организации двоично-кодированных счетчиков. Примеры. Программируемые счетчики (с изменяемым модулем счета).

16. Классификация запоминающих устройств. Характеристики. Способы увеличения емкости ЗУ.

Задание для показателя оценивания дескрипторов «Знает и Умеет»	Вид задания
<ol style="list-style-type: none"> <li>1. По ФАЛ реализовать устройство на логических элементах.</li> <li>2. По ФАЛ реализовать устройство на декодерах.</li> <li>3. По ФАЛ реализовать устройство на мультиплексорах.</li> <li>4. По представленной схеме составить временную диаграмму.</li> <li>5. По представленному графу составить схему цифрового автомата.</li> <li>6. Для представленной схемы составить временную диаграмму.</li> <li>7. На микросхемах ИЕ5 составить схему двоично-кодированного счетчика с модулем счета больше, чем в ИМС.</li> </ol>	<p>практический</p>