

Документ подписан простой электронной подписью
 Информация о владельце:
 ФИО: Косенок Сергей Михайлович
 Должность: ректор
 Дата подписания: 11.06.2026 10:46:47
 Уникальный программный ключ:
 e3a68f3eaa1e62674b54f4998099d3d6bfdcf836

**Оценочные материалы
 для промежуточной аттестации по дисциплине
 Цифровая схемотехника**

Код, направление подготовки	09.03.04 Программная инженерия
Направленность (профиль)	Программное обеспечение компьютерных систем
Форма обучения	заочная
Кафедра-разработчик	Автоматики и компьютерных систем
Выпускающая кафедра	Автоматики и компьютерных систем

Типовое задания для контрольной работы:

По исходному описанию работы для заданного типа триггера (табл. 1) разработать схему цифрового автомата.

Таблица 1. Вариант задания

Qn	X		Тип триггера
	0	1	
00	01/0	10/1	JK
01	10/0	11/0	
10	11/1	00/1	
11	00/0	10/1	

Типовые вопросы к экзамену:

<ol style="list-style-type: none"> 1. Алгебра логики. Законы алгебры логики. Правило Де Моргана. 2. Понятие базиса. Минимальный базис: базис И-НЕ, ИЛИ-НЕ. Доказательство функциональной полноты. 3. Канонические формы представления функций (ДНФ, СДНФ, КНФ, СКНФ), методы преобразования. 4. Методы минимизации функций, их назначение: Метод Квайна. Метод карт Вейча. Синтез устройств по недоопределенным ФАЛ. 5. Типы базовых логических элементов. Базовый логический элемент ТТЛ, схема, принцип работы. Разновидности базового логического элемента ТТЛ: схемотехнические особенности, область применения, особенности коммутации. 6. ИМС. Параметры и свойства микросхем. Типы корпусов. 7. Логические элементы. Типы, функционирование. Нейтрализация «лишних» входов и компенсация дефицита входов. 8. Декодеры. Назначение, способы построения, принцип действия. ФАЛ декодера. Принципы реализации логических функций. Кодеры. 9. Мультиплексоры. Назначение, принципы действия. ФАЛ. Реализация логических функций на мультиплексорах. 	теоретический
---	---------------

<p>Увеличение порядка (мультиплексорные деревья). Демультимплексоры.</p> <p>10. Сумматоры. Компараторы. Назначение, принципы действия. Нарращивание разрядности. ФАЛ.</p> <p>11. Последовательностные логические устройства. Триггеры. Назначение, принципы действия, классификация.</p> <p>12. Двухтактные триггеры. Обоснование необходимости двухтактности. Примеры. Статические и динамические триггеры.</p> <p>13. Синтез цифровых автоматов (последовательностных устройств). Способы представления функционирования.</p> <p>14. Регистры. Назначение, принципы построения, классификация. Преобразование параллельного кода в последовательный и наоборот. Делители, формирователи импульсов, фазорасщепители. Регистровые файлы.</p> <p>15. Счетчики. Классификация. Способы формирования ускоренного переноса. Нарращивание разрядности. Методы организации двоично-кодированных счетчиков. Примеры. Программируемые счетчики (с изменяемым модулем счета).</p> <p>16. Классификация запоминающих устройств. Характеристики. Способы увеличения емкости ЗУ.</p>	
<ol style="list-style-type: none"> 1. По ФАЛ реализовать устройство на логических элементах. 2. По ФАЛ реализовать устройство на декодерах. 3. По ФАЛ реализовать устройство на мультиплексорах. 4. По представленной схеме составить временную диаграмму. 5. По представленному графу составить схему цифрового автомата. 6. Для представленной схемы составить временную диаграмму. 7. На микросхемах ИЕ5 составить схему счетчика с модулем счета 140 (модуль счета больше чем в ИМС). 	<p>практический</p>